

## Patent Abstracts of Japan

PUBLICATION NUMBER : 09259543  
PUBLICATION DATE : 03-10-97

APPLICATION DATE : 25-03-96  
APPLICATION NUMBER : 08067783

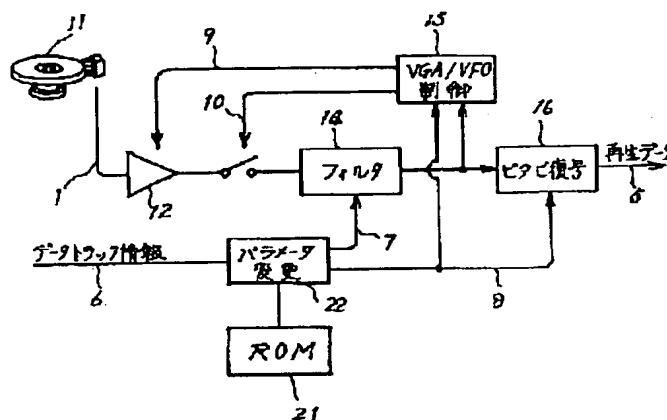
APPLICANT : HITACHI LTD;

INVENTOR : ADACHI MASAO;

INT.CL. : G11B 20/14 G11B 19/02 G11B 20/18  
G11B 20/18

TITLE : MAGNETIC  
RECORDING/REPRODUCING  
APPARATUS

cited in the European Search  
Report of EP 0400875A.2  
Your Ref.: NEC WNZ-2665



**ABSTRACT :** PROBLEM TO BE SOLVED: To provide a digital data reproducer which lowers an error rate at low recording density points as compared with the PRML system and at high recording density points as compared with the EPRML system or enables high density recording.

**SOLUTION:** An ROM 21 is provided to store a target equalization waveform and an equalization filter coefficient to minimize the error rate corresponding to a reading position of a recording medium. A parameter altering circuit 22 reads the target equalization waveform and the equalization coefficient stored being paired with a track of a reading data from the ROM 21 based on track information of the reading data obtained from a servo control circuit of a reading head or from information already read out to alter a filter coefficient of a filter 14 and a parameter of a viterbi decoding circuit 16.

COPYRIGHT: (C)1997,JPO

**Best Available Copy**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-259543

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. <sup>4</sup>	識別記号	片内整理番号	P I	技術表示箇所
G 1 1 B 20/14	3 4 1	9463-5D	G 1 1 B 20/14	3 4 1 A
19/02	5 0 1		19/02	5 0 1 A
20/18	5 3 4		20/18	5 3 4 Z
	5 7 0			5 7 0 F

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平8-67783

(22) 出願日 平成8年(1996)3月25日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 足立 正雄

神奈川県川崎市麻生区王禅寺1099番地株式

会社日立製作所システム開発研究所内

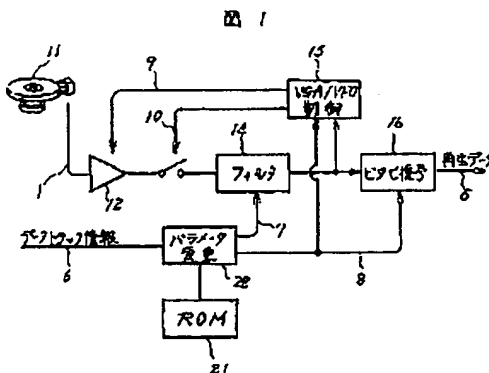
(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 磁気記録再生装置

(57) 【要約】

【課題】記録密度の低いところではPRML方式よりも、記録密度の高いところではEPRML方式よりも、誤り率を低減し、あるいは、高密度記録を可能にするデジタルデータ再生装置を提供する。

【解決手段】記録媒体の読み取り位置に対応してエラーレートを最小にする目標等化波形と等化フィルタ係数とを記憶するROM 21がある。パラメータ変更回路 22は、読み取り用ヘッドのサーボ制御回路あるいは読み取った情報から得られる読み取りデータのトラック情報から、このデータのトラックと対になって記憶されている目標等化波形と等化フィルタ係数とをROM 21から読みだし、フィルタ 14のフィルタ係数とビタビ復号回路 16のパラメータを変更する。



(2)

特開平9-259543

1

【特許請求の範囲】

【請求項1】記録媒体からデータを読み取り手段と、上記読み取り手段によって得られた信号の等化手段と、上記等化手段によって得られた信号から記録媒体に書き込まれた信号の再生手段と、上記記録媒体のデータトラックに対応した目標等化波形を規定するパラメータと等化フィルタ係数とを記憶する手段と、読み取り用ヘッドのサーボ制御回路あるいは読み取った情報から得られる読み取りデータのトラック情報と記憶情報にもとづき上記等化手段のフィルタ係数の変更と上記再生手段のパラメータの変更を行う手段よりなる記録読み取り装置において、

上記記録媒体の任意の位置に対する目標等化波形が、 $(a, 2-a, a-2, -a)$  ただし  $2 > a > 0$  であることを特徴とする磁気記録再生装置。

【請求項2】上記目標等化波形が、データトラックの記録密度である規格化線密度が低いほど  $a$  が小さく、規格化線密度が大きくなるほど  $a$  が大きくなる請求項1の磁気記録再生装置。

【請求項3】上記目標等化波形が、記録密度である規格化線密度が低い領域では  $a$  が0.5となる請求項1の磁気記録再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は最尤逐次検出によるパースナルレスポンス信号化（PRML: Partial-response signaling with maximum-likelihood sequence detection）を利用する磁気ディスク記憶システムあるいは光ディスク記憶システムなど、パースナルレスポンス信号化を利用する記録システムに関する。より詳しくは、このようなシステムにおける等化器のタップ係数と最尤逐次検出のパラメータを変えて、チャネル特性（トラック半径）に応じた最適読み取りを実現し、パースナルレスポンスのクラス4（PR4: Partial-response class 4）や拡張パースナルレスポンスのクラス4（EPR4: Extended partial-response class 4）より高密度の記録に好適な、磁気記録再生装置に関する。

【0002】

【従来の技術】従来技術は、IEEE Transactions on Magnetics Vol. 29, No. 6, pp. 4021-4023 に記載のものがある。そこでは、目標等化波形はPR4とEPR4のみで、チャネル入力から等化器出力への入出力特性を規格化線密度  $K \leq 1.8$  である記録密度の低いところはPR4に、規格化線密度  $K > 1.8$  の記録密度の高いところはEPR4となるように等化するものであった。

【0003】

【発明が解決しようとする課題】従来技術は目標等化波形の選択の自由度が少なく（PR4あるいはEPR4のみ）、トラック半径に応じて目標等化波形を変更する必要があるということが十分には配慮がされていないとい

2

う問題があつた。特に、記録密度の低いところでPR4より適した目標等化波形があることや記録密度の高いところでもEPR4より適した目標等化波形があることを考慮されていないという問題があった。

【0004】本発明の目的は、チャネル特性依存の（トラック半径に応じた）最適な目標等化波形を得、その情報に応じた等化と再生を実現する磁気記録再生装置を提供することにある。

【0005】

【課題を解決するための手段】上記目的を達成するために、記憶媒体の任意の位置に対する目標等化波形（ダイパルスの書き込み電流入力に対する等化後の波形出力の目標応答波形）を、 $(a, 2-a, a-2, -a)$  ただし  $2 > a > 0$  とする手段を施したものである。また、記録密度である規格化線密度が低いほど  $a$  が小さく、記録密度が大きくなるほど  $a$  が大きくなるような手段を施したものである。また、規格化線密度が低い領域では  $a$  を0.5とするような手段を施したものである。

【0006】ビットエラーレートと  $a$  は、図2の関係にあり、ビットエラーレートを最小にする  $a$  を  $a^*$  で表し、最適パラメータと呼ぶことにすると、記録密度である規格化線密度と最適パラメータ  $a^*$  との間には図3の関係にあるので、SN比が向上し、記録密度を上げることができる。図2や図3の関係曲線は、等化フィルタのタップ数、A/Dコンバータの精度、ヘッドや記録媒体の特性等により変化するもので、メモリの数値は代入せず概略の傾向を示したものである。規格化線密度とは、 $T_b/T_s$  で定義される量であり、 $T_s$  は書き込み入力信号からヘッド読みだし出力信号までのチャネルのステップ応答の半値幅、 $T_b$  はアナログデジタル変換器のサンプリング間隔である。以下では、目標等化波形  $(a^*, 2-a^*, a^*-2, -a^*)$  ただし  $2 > a^* > 0$  のことをGPR (Generalized partial response) と呼ぶことにする。また、本発明の方法であるGPR等化と最尤逐次検出によるものを以下では、GPRML (Generalized Partial-response signaling with maximum-likelihood sequence detection) と呼ぶものとする。上記の手段によれば、トラック半径に依存する書き込みから読みだしまでのチャネル特性に適した目標等化波形を得、その情報に応じた等化と再生を実現しているので、SN比が向上し、記録密度を上げることができる。例えば、規格化線密度  $K = 1.5$  と  $K = 2.5$  の場合のPRML, EPRML, GPRMLを用いた場合の読み出し点SNRとエラーレートの関係を図4と図5に示す。これらの図で、本発明の方法であるGPRMLがPRMLやEPRMLより優れていることがわかる。すなわち、 $K = 1.5$  の場合は、 $1/10^3$  のエラーレートで、PRMLよりSNRで約1 [dB]、EPRMLより約1.7 [dB]優れており、 $K = 2.5$  の場合は、 $1/10^3$  のエラーレートで、PRMLよりSNRで約1.3 [dB]、EPRMLより約0.5 [dB]、GPRMLが優れ

(3)

特開平9-259543

3

4

ていることがわかる。また、規格化線密度が低い領域では $a$ を0.5とするような手段を施したので、最尤逐次検出などにおける $a$ との積算演算をビットシフトで代用できるので処理速度の向上と回路規模や消費電力の低減を可能にする。

【0007】

【発明の実施の形態】以下、本発明の第一の実施例を図1、図6ないし図9により説明する。

【0008】図1は本実施例における適応読み取りチャネル制御回路のブロック図を示す。

【0009】この図で、ドライブ装置11から読み出された再生信号1は可変利得増幅器12で増幅されて、アナログディジタル変換器13でアナログ信号からディジタル信号2に変換される。そして、フィルタ14でその出力波形が目標の応答波形（チャネルのダイパルス応答が $(a^*, 2-a^*, a^*-2, -a^*)$ 、ただし、 $a^*$ は整数とは限らない）となるように波形等化が行われる。 $a^*=1$ 、に固定の場合が、従来のEPRである。VG \*

$$y(k) = G_0 \times r(k) + G_1 \times r(k-1) + \dots + G_N \times r(k-N+1) \quad \dots (数1)$$

によって等化出力信号4である $y(k)$ が求められる。そ

こで用いられるタップ係数は、書き込みからフィルタ1

4出力までのチャネル特性であるダイパルス応答がGP

R、すなわち、書き込みデータ $s(k) = 0$  or  $1$ 、 $k$ -整数※

$$y(k) = a^* \times s(k) + (2-a^*) \times s(k-1) - (2-a^*) \times s(k-2) - a^* \times s(k-3) \quad \dots (数2)$$

に近づけるようにウィナー解として決める。

【0013】上記におけるN個のタップ係数 $(G_0, G_1, \dots$

$\dots, G_N)$ は、パラメータ変更回路22により選択され

スタートS1:  $s(k-2)=0, s(k-1)=0, s(k)=0$

スタートS2:  $s(k-2)=0, s(k-1)=0, s(k)=1$

スタートS3:  $s(k-2)=0, s(k-1)=1, s(k)=0$

スタートS4:  $s(k-2)=0, s(k-1)=1, s(k)=1$

スタートS5:  $s(k-2)=1, s(k-1)=0, s(k)=0$

スタートS6:  $s(k-2)=1, s(k-1)=0, s(k)=1$

スタートS7:  $s(k-2)=1, s(k-1)=1, s(k)=0$

スタートS8:  $s(k-2)=1, s(k-1)=1, s(k)=1$

... (数3)

に対応して、メトリックが8個 ( $L_i(k)$  はスタートS*i*

を通るパスのメトリック、 $i = 1, \dots, 8$ ) が以下のよ

うに計算され、

$$\begin{aligned} L_1(k) &= \min \{ L_1(k-1) + [y(k)]^2, L_1(k-1) + [y(k) + a^*]^2 \} \\ L_2(k) &= \min \{ L_1(k-1) + [y(k) - a^*]^2, L_1(k-1) + [y(k)]^2 \} \\ L_3(k) &= \min \{ L_2(k-1) + [y(k) - (2-a^*)]^2, L_2(k-1) + [y(k) + (2 \times a^* - 2)]^2 \} \\ L_4(k) &= \min \{ L_2(k-1) + [y(k) - 2]^2, L_2(k-1) + [y(k) - (2-a^*)]^2 \} \\ L_5(k) &= \min \{ L_3(k-1) + [y(k) + (2-a^*)]^2, L_3(k-1) + [y(k) + 2]^2 \} \\ L_6(k) &= \min \{ L_3(k-1) + [y(k) + (2-2 \times a^*)]^2, L_3(k-1) + [y(k) + (2-a^*)]^2 \} \\ L_7(k) &= \min \{ L_4(k-1) + [y(k)]^2, L_4(k-1) + [y(k) + a^*]^2 \} \\ L_8(k) &= \min \{ L_4(k-1) + [y(k) - a^*]^2, L_4(k-1) + [y(k)]^2 \} \end{aligned} \quad \dots (数4)$$

また、 $L_1(k), L_2(k), L_3(k), L_4(k), L_5(k), L_6(k), L_7(k), L_8(k)$

のうちの最小の $L_i(k)$ に対応するスタートS1のMビ

ットの記憶領域におけるMビットめの内容を再生値 $x_k$

( $k-M$ )、すなわち $s(k-M)$ の推定値5、として出力し、

\* A/VFO制御回路15では、可変利得増幅器12での増幅率とアナログディジタル変換器13のサンプリングのタイミングを調整している。ビタビ復号回路16では、波形等化後の信号4から再生データ5の“1”または“0”の判定を行う。フィルタ14、VGA/VFO制御回路15、ビタビ復号回路16における媒体のトラック依存の係数や最適パラメータはパラメータ変更回路22がROM21を参照して適応的に変更する。以上がGPRMLによるデータの再生回路の機能の概略である。以下では本発明の特徴をなすフィルタ14、VGA/VFO制御回路15、ビタビ復号回路16、ROM21、パラメータ変更回路22について詳述する。

【0010】フィルタ14では、N個のタップ係数 $(G_0, G_1, \dots, G_N)$ とアナログディジタル変換器13の出力信号2である $r(k)$ 、 $k$ -整数、との線形積和：

【0011】

【数1】

20※ に対して、

【0012】

【数2】

★る、ビタビ復号回路16では、トレリスの8状態

【0014】

★ 【数3】

☆ 【0015】

【数4】

☆

また各スタート対応のMビットの記憶領域で、1からM-1ビットめまでの記憶内容を1ビットずつシフトさせ、空いた1ビット目に $x_k(k)$ の候補として、0（スタートS1、S3、S5、S7に対応する場合）あるいは

(4)

特開平9-259543

5

1 (ステートS2、S4、S6、S8に対応する場合)をいれる。また、 $l_1(k), l_2(k), l_3(k), l_4(k), l_5(k), l_6(k), l_7(k), l_8(k)$ をメモリに入れて記憶する。数4における $a^*$ は、パラメータ変更回路22により選択される。図6に示すトレリス図より、アルゴリズムで二乗誤差最小の意味で最適な $s(k)$ の推定値 $z^A(k)$ が求められているのが分かる。図6に示す直線の上に書いてある数字は、ステート間の推移が起こった場合の $v(\cdot)$ の予測出力値を表す(ノイズや等化誤差を無視した場合)。

【0016】パラメータ変更回路22では、読み取り用ヘッドのサーボ制御回路あるいは読み取った情報から得られる読み取りデータのトラック情報6を得、このデータのトラックと対になって記憶されている等化フィルタ係数と目標等化波形とをROM21から読みだし、フィ\*

$$\Delta \gamma(k) = e(k) \times z^A(k-1) - e(k-1) \times z^A(k) - (2-a^*)^2 / 2$$

$$\Delta \tau(k) = v(k) \times z^A(k-1) + v(k-1) \times z^A(k)$$

$$\text{ただし、} z^A(k) = 2, \quad \text{for} \quad v(k) > 1.5$$

$$= 1, \quad \text{for} \quad 1.5 \geq v(k) > 0.5$$

$$= 0, \quad \text{for} \quad 0.5 \geq v(k) > -0.5$$

$$= -1, \quad \text{for} \quad -0.5 \geq v(k) > -1.5$$

$$= -2, \quad \text{for} \quad -1.5 \geq v(k)$$

$$e(k) = v(k) - z^A(k) \quad \dots (\text{数5})$$

を算出し、 $\beta \times \Delta \gamma(k)$ と $\alpha \times \Delta \tau(k)$ の値をVGA/VFOに調整指令として出す。ここに、 $\beta$ や $\alpha$ は正値ゲインである。書き込みデータが0と1を等確率でとるラン※

$$z^A(k) = a^* \times s(k) + (2-a^*) \times s(k-1) - (2-a^*) \times s(k-2) - a^* \times s(k-3)$$

$$z^A(k-1) = a^* \times s(k-1) + (2-a^*) \times s(k-2) - (2-a^*) \times s(k-3) - a^* \times s(k-4) \dots (\text{数6})$$

であると仮定するとき、数5の $\Delta \gamma(k)$ と $\Delta \tau(k)$ の右辺の条件つき数学的期待値を取ったときのグラフは、図8、図9のようになり、 $r(k+1) = r(k) - \beta \times \Delta \gamma(k)$ 、 $\tau(k+1) = \tau(k) - \alpha \times \Delta \tau(k)$ で表すとき、 $r(k+1)$ は1に、 $\tau(k+1)$ は0に収束することが分かる。上式における $a$ は、パラメータ変更回路22により選択される。

【0022】従来のEPR4ML方式と本特許の方式を用いたときのそれぞれの場合のエラーレートを図10に示す。これは、ヘッドの非線形性に対するロバスト性を見るために、等化フィルタ係数や目標応答波形を規定するパラメータを設計するのに用いたチャネル応答特性(ノミナル特性)に比べ、 $s(k)=1, s(k-1)=0$ のステップ入力に対しては、読みだし波形の振幅がノミナル特性の1.1倍、 $s(k)=0, s(k-1)=1$ のステップ入力に対しては、読みだし波形の振幅がノミナル特性の0.9倍として、MR(Magnetoresistive)ヘッドの特性を近似している。この図から、EPRML方式よりも本方式がS/N換算で約1.5[dB]誤り率を低減する効果があることが分かる。また、図5の結果と比較すると、本方式★

$$z^A(k) = C_0 \times r(k) + C_1 \times r(k-1) + \dots + C_N \times r(k-N+1) \quad \dots (\text{数7})$$

によって、書き込みから前置フィルタ141出力までの

5

\*ルタ14のフィルタ係数、VGA/VFO制御回路15やビタビ復号回路16のパラメータをその読みだされた値に各々変更する。

【0017】ROM21では、図7に示すように、トラック情報に対応した番地に等化フィルタ係数と目標等化波形を表すパラメータ $a^*$ が格納されている。この格納データ $a^*$ は、シミュレーションにより前もって求めた。

【0018】その $a^*$ とその $a^*$ におけるフィルタ係数

(ウィナー解)をROM21に格納してある。

【0019】VGA/VFO制御回路15では、振幅と位相制御の調整量として、

【0020】

【数5】

※ダム変数であり、

【0021】

【数6】

★の順位さが増加しており、本方式のロバスト性に優れていることがわかる。これは、規格化線密度が2.5、N=9の9タップ等化、ビタビの記憶長M=9、の場合のものである。

【0023】以下、本発明の第二の実施例を図11により説明する。

【0024】図11は本実施例における適応読み取りチャネル制御回路のブロック図を示す。

【0025】第二の実施例が第一の実施例と異なるところは、フィルタ14に対応する前置フィルタ141と後置フィルタ142およびVGA/VFO制御回路15に対応するVGA/VFO制御回路151、ROM211、パラメータ変更回路221であるので、この部分のみを記述する。

【0026】フィルタ141では、M個のタップ係数 $(C_0, C_1, \dots, C_M)$ とアナログデジタル変換器13の出力信号列との線形積和：

【0027】

【数7】

50 チャネル特性であるダイバース応答が(1 - 1)に近づ

(5)

特開平9-259543

7

8

けるように等化が行われる。後置フィルタ142では、 \* 【数8】

【0028】

\*

$$y(k) = a^2 \times zp(k) + 2 \times zp(k-1) + a^2 \times zp(k-2) \quad \dots \text{【数8】}$$

を算出する。タップ係数である $a^2$ は、パラメータ変更 ※ 【0029】VGA/VFO制御回路151では、振幅  
回路22により選択されるもの8である。つまり、前置 と位相制御の調整量として、

フィルタ141と後置フィルタ142で記録媒体の読み 【0030】

取り位置（データトラック）に対応した目標等化波形に 【数9】

なるように等化を行う。 ※

$$\Delta \gamma(k) = e(k) \times z^{\Delta}(k) + e(k-1) \times z^{\Delta}(k-1)$$

$$\Delta \tau(k) = -y(k) \times z^{\Delta}(k-1) + y(k-1) \times z^{\Delta}(k)$$

$$\text{ただし、} z^{\Delta}(k) = 1, \quad \text{for} \quad y(k) > 0.5$$

$$= 0, \quad \text{for} \quad 0.5 \geq y(k) > -0.5$$

$$= -1, \quad \text{for} \quad -0.5 \geq y(k)$$

$$e(k) = y(k) - z^{\Delta}(k)$$

---【数9】

を算出し、 $\beta \times \Delta \gamma(k)$ と $\alpha \times \Delta \tau(k)$ の値をVGA/VFOに調整指令として出す。ここに、 $\beta$ や $\alpha$ は正数ゲインである。第一の実施例とは異なり、VGA/VFO制御回路151は、トラック情報を必要としないのでパラメータ変更回路22とは独立に動作する。

【0031】パラメータ変更回路221では、読み取り 20  
用ヘッドのサーボ制御回路あるいは読み取った情報から得られる読み取りデータのトラック情報6を得。このデータのトラックと対になって記憶されている目標等化波形パラメータ8をROM211から読みだし、フィルタ142やビタビ復号回路16のパラメータをその読みだされた値に各々変更する。ROM211では、トラック情報に対応した番地に目標等化波形を表すパラメータaが格納されている。ROM211、パラメータ変更回路221は、前置フィルタ141と後置フィルタ142およびビタビ復号回路16にのみ影響をあたえる。

【0032】上記二つの実施例では、aを制限しなかったため、ビタビ回路で演算速度や回路規模、消費電力がネックになる可能性がある。その場合は、規格化線密度が低い領域では $a = 0.5$ とし、中間の領域では $a = 0.75$ とし、高い領域では $a = 1$ とすることで、再生性能を少し落すが演算速度を上げ、回路規模や消費電力を下げることも可能である。

【0033】

【発明の効果】本発明は、このように構成されているのでSN比が向上し、記録密度を上げることができる。 40

【図面の簡単な説明】

【図1】第一の実施例における磁気記録再生装置のブロック図。

【図2】目標応答波形とエラーレートの特性図。

【図3】最適目標応答波形と記録密度の特性図。

【図4】規格化線密度が1.5における各方式のエラーレートの特性図。

【図5】規格化線密度が2.5における各方式のエラーレートの特性図。

【図6】GPRのトレリス線図。

【図7】ROM21のテーブルの説明図。

【図8】 $\Delta \gamma(k)$ の数学的期待値関数の特性図。

【図9】 $\Delta \tau(k)$ の数学的期待値関数の特性図。

【図10】従来のEPRMLと本特許方式を用いたときのエラーレートの特性図。

【図11】第二の実施例における適応読み取りチャンネル制御回路のブロック図。

【符号の説明】

1…再生信号。

5…再生データ。

6…データトラック情報。

8…目標等化波形パラメータ。

11…ドライブ装置。

12…可変利得増幅器。

14…波形等化フィルタ。

15…VGA/VFO制御回路。

16…ビタビ復号回路。

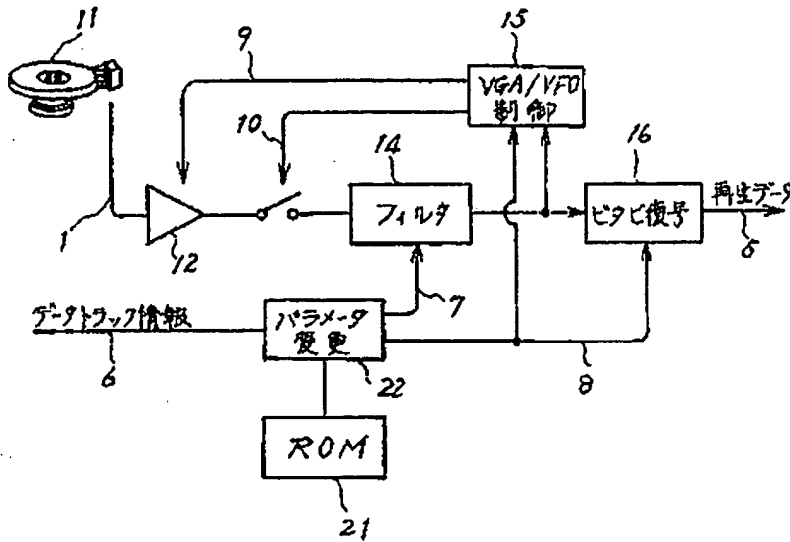
21…ROM。

(5)

特開平9-259543

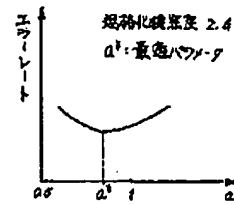
【図1】

図 1



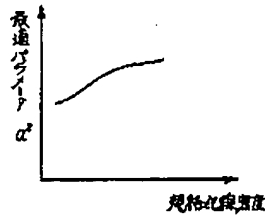
【図2】

図 2



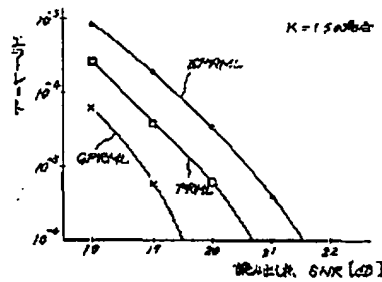
【図3】

図 3



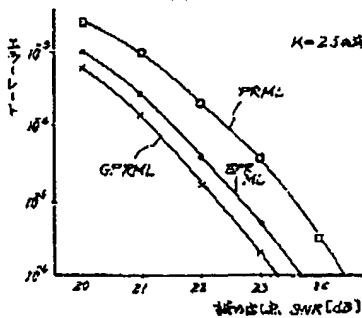
【図4】

図 4



【図5】

図 5



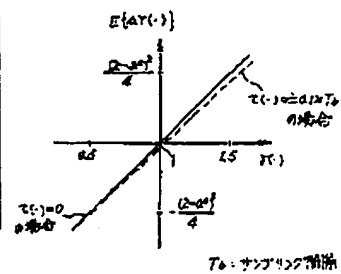
【図7】

図 7

12-24	C <sub>11</sub> , ..., C <sub>NM</sub>	Q <sup>3</sup> 位
1		
2		
3		
...		
N		

【図8】

図 8

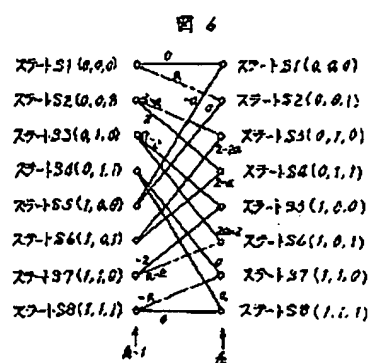


Best Available Copy

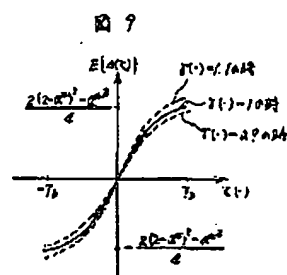
(7)

特開平9-259543

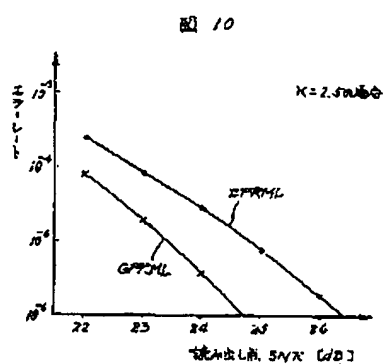
【図6】



【図9】



【図10】



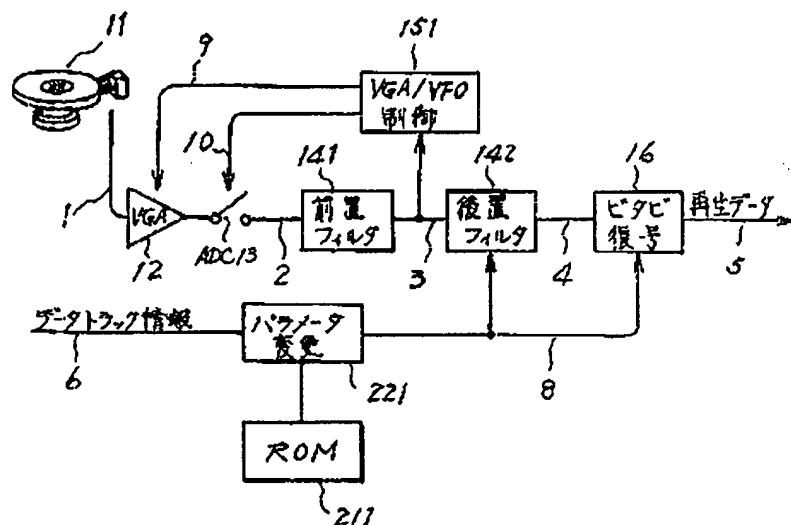


(8)

特開平9-259543

【図11】

図 11



Best Available Copy